

Цель лабораторной работы: изучение работы RS-, D-, T-, JK-триггеров.

Краткие теоретические сведения

RS-триггеры. Простейшими триггерами являются асинхронные RS-триггеры. Обычно они используются как ячейки памяти в триггерах других типов, а также в схемах подавления дребезга контактов. Различают асинхронные RS-триггеры с прямыми и инверсными входами (табл. 1). Асинхронные триггеры реагируют на сигналы в момент их появления на входах триггера.

Табл. 1. Асинхронные RS-триггеры

Асинхронный RS- триггер с прямыми входами			S	R	Q^{i+1}
			0	0	Q^i - режим хранения
			0	1	0
			1	0	1
			1	1	запрещено
Асинхронный RS-триггер с инверсными входами			\bar{S}	\bar{R}	Q^{i+1}
			0	0	запрещено
			0	1	1
			1	0	0
			1	1	Q^i - режим хранения

Синхронные RS-триггеры реагируют на сигналы только при наличии разрешающего сигнала на входе C (входе синхронизации). Они могут быть со статическим и динамическим управлением. Триггеры со статическим управлением переключаются, когда на входе синхронизации C установлен уровень (0 или 1), разрешающий работу триггера. Пример такого триггера показан на рис. 1. При C=0 он находится в режиме хранения информации, при C=1 работает как обычный асинхронный RS-триггер с прямыми входами.

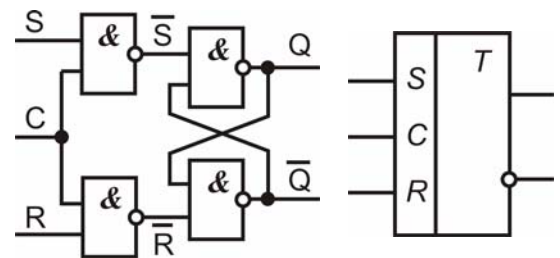
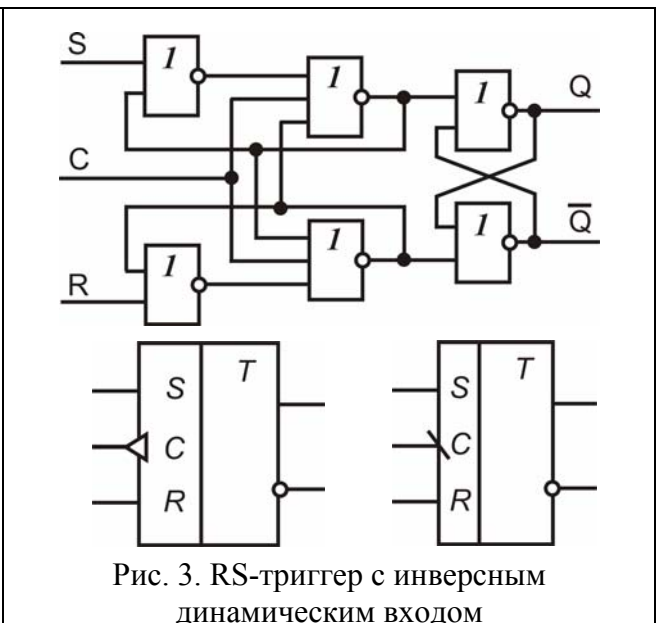
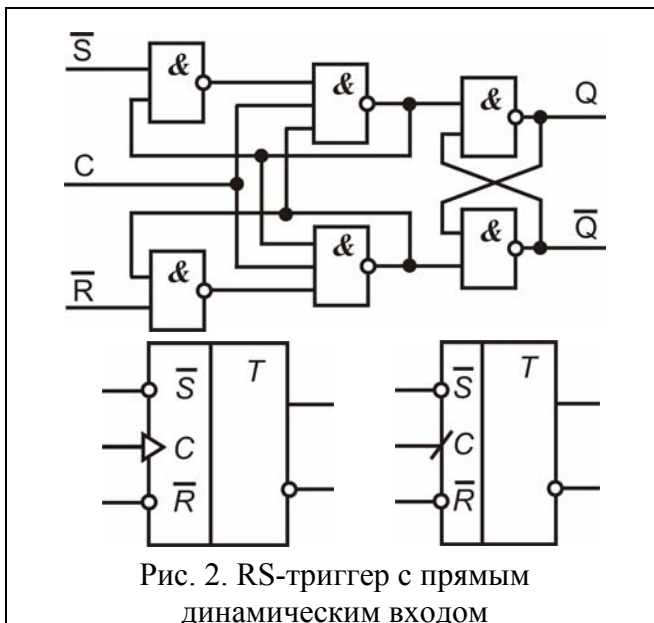


Рис. 1. Синхронный RS-триггер со статическим управлением

В триггерах с динамическим управлением переключение осуществляется по переднему (переход из 0 в 1) или по заднему (переход из 1 в 0) фронту синхросигнала C. В первом случае говорят, что у триггера прямой динамический вход (рис. 2), во втором случае – инверсный (рис. 3).



На макете RS-триггеры представлены микросхемой K555TP2 (зарубежный аналог 74279). Она содержит четыре асинхронных RS-триггера с инверсными входами (рис. 4). Входы $\overline{S1}$ и $\overline{S2}$ объединены логической функцией «И» (выход Q устанавливается в 1 как при $\overline{S1}=0$, так и при $\overline{S2}=0$).

Когда нужно обеспечить точную синхронизацию переключений, в цифровой аппаратуре используют двухступенчатые триггеры (зарубежное обозначение «Master-Slave»), в которых в процессе работы одна из ступеней работает в режиме приема информации, другая – в режиме хранения (рис. 5).

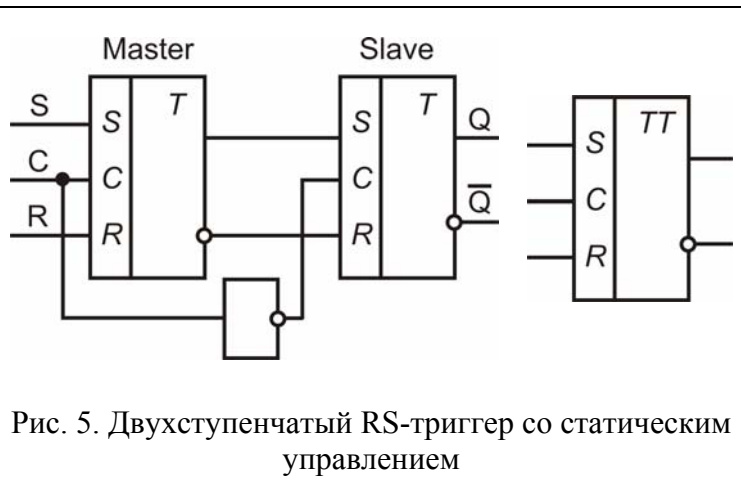


Рис. 5. Двухступенчатый RS-триггер со статическим управлением

D-триггеры. D-триггеры строятся на основе RS-триггеров. У них два входа – информационный вход D и вход синхронизации C . При подаче синхронизирующего сигнала C триггер запоминает состояние входного сигнала D . Как и RS-триггеры, D-триггеры могут быть как со статическим, так и с динамическим управлением, могут строиться по одноступенчатой и по двухступенчатой («Master-Slave») схеме. Простейший D-триггер с прямым статическим входом показан на рис. 6.

На лабораторном макете D-триггер представлен микросхемой K155TM2 (аналог 7474, рис. 7). Микросхема содержит два независимых \overline{D} -триггера, срабатывающих по переднему фронту тактового сигнала (переход C из 0 в 1). По входам \overline{R} и \overline{S} микросхема K155TM2 работает как обычный асинхронный RS-триггер. Вход \overline{R} используется также для начального сброса триггера по включению питания.

T-триггеры. T-триггеры применяются в качестве делителей частоты. У них только один вход C (или T); по каждому входному импульсу C состояние выхода Q меняется на противоположное. Микросхемы T-триггеров не выпускаются, их собирают на базе RS- или D-триггеров (рис. 8).

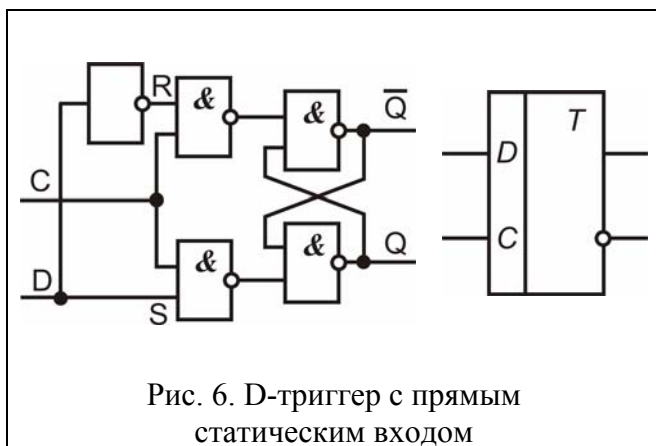


Рис. 6. D-триггер с прямым статическим входом

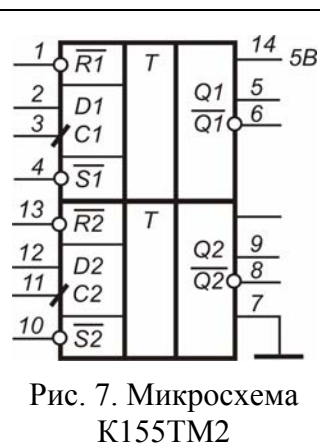


Рис. 7. Микросхема K155TM2

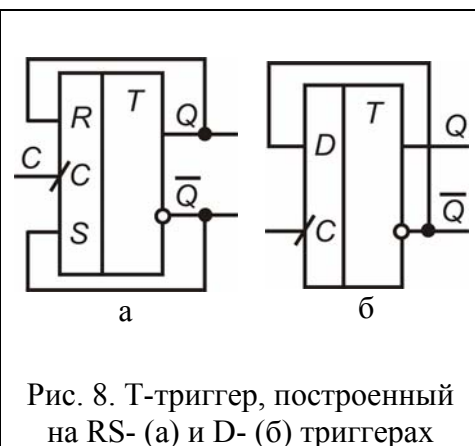


Рис. 8. T-триггер, построенный на RS- (а) и D- (б) триггерах

JK-триггеры. У JK-триггера два информационных входа (J , K) и вход синхронизации C . Активный уровень на входе J устанавливает выход в единицу (аналог Set), активный уровень на входе K – в ноль (аналог Reset). Если оба входа неактивны, триггер находится в режиме хранения, если оба активны – в режиме T-триггера (по синхросигналу состояние выхода изменяется на противоположное).

На лабораторном макете JK-триггеры представлены микросхемой K555TB9 (рис. 9), ее зарубежный аналог 74112. Микросхема представляет собой два независимых JK-триггера с инверсным динамическим входом, то есть считывание информации с входов J и K происходит по заднему фронту синхроимпульса C (переход из 0 в 1). Входы \bar{S} , \bar{R} являются входами установки (Set) и сброса (Reset). Таблица истинности K555TB9 показана в табл. 2.

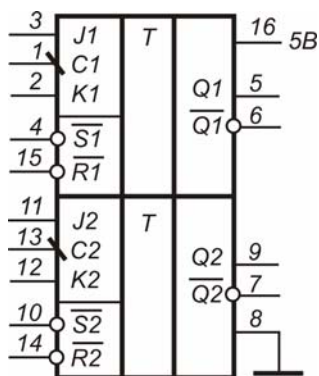


Рис. 9. Микросхема K555TB9

Табл. 2. Таблица истинности K555TB9

Входы					Выход
\bar{S}	\bar{R}	C	J	K	Q_i
0	0	x	x	x	запрещенное состояние
0	1	x	x	x	1
1	0	x	x	x	0
1	1	1→0	0	0	Q_i
1	1	1→0	0	1	0
1	1	1→0	1	0	1
1	1	1→0	1	1	$\overline{Q_{i-1}}$

Порядок выполнения работы

1. На макете собрать асинхронный RS-триггер на элементах И-НЕ согласно таблице 1. Ко входам подключить переключатели, к выходам – светодиоды, подписать выводы. Измерить таблицы истинности. Посмотреть, что происходит при подаче на вход триггера запрещенной комбинации.
2. Измерить таблицу истинности микросхемы K555TP2 (один триггер, выводы 1–4). Посмотреть, что происходит при подаче на вход триггера запрещенных комбинаций.
3. Изучить микросхему K155TM2 (один триггер, выводы 1–6), измерить ее таблицу истинности. Убедиться, что RS-входы являются асинхронными. Построить временные диаграммы относительно изменений сигнала на входе C.
4. На микросхеме K155TM2 собрать T-триггер по рис. 8-б, измерить таблицу истинности. Построить временные диаграммы относительно изменений сигнала на входе C.
5. Измерить таблицу истинности JK-триггера K555TB9 (один триггер, выводы 1–6, 15). Убедиться, что RS-входы являются асинхронными, а входы JK – синхронными с инверсным динамическим управлением по входу C. Построить временные диаграммы относительно изменений сигнала на входе C для всех комбинаций сигналов на входах J и K.

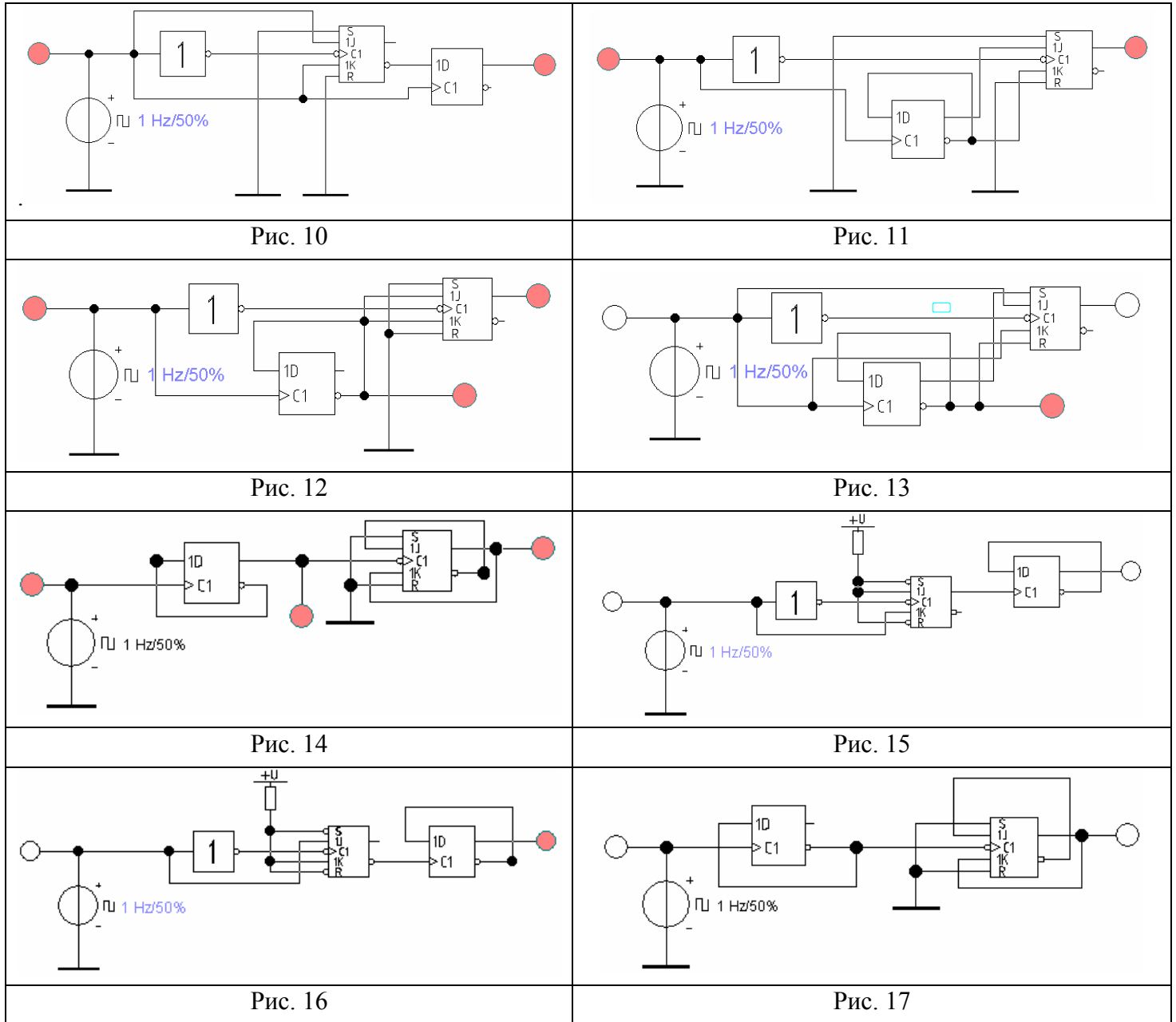
В отчете по лабораторной работе привести:

- теоретическое описание RS-, D-, T-, JK-триггеров, их таблицы истинности;
- описание микросхем K555TP2, K155TM2, K555TB9;
- собранные на макете схемы и результаты их анализа.

Контрольные вопросы и задания

1. Какие триггеры называются асинхронными (синхронными)?
2. Какие триггеры называются со статическим (динамическим) управлением?
3. Какие триггеры называются одноступенчатыми (двухступенчатыми)?
4. Как работают RS-триггеры? Какие комбинации входных сигналов нельзя на них подавать.
5. Как работают D - триггеры? Как стереть информацию, записанную в D-триггер?
6. Как работают T-триггеры? Как их можно собрать из RS-, D-, JK-триггеров?
7. Как работают JK-триггеры? Как стереть информацию, записанную в JK -триггер?
8. Как собрать D-триггер из RS –триггера?
9. Как собрать D-триггер из JK –триггера?
10. Нарисовать временную диаграмму, описывающую работу устройства (например, рис. 10 - 17)

Примеры схем для анализа и построения временных диаграмм



Условные обозначения на рис. 10–17:

	Генератор тактовых импульсов
	Одноступенчатый D–триггер с динамическим управлением (по переднему фронту C)
	Одноступенчатый JK-триггер с инверсным динамическим входом (по заднему фронту синхроимпульса C) с прямыми асинхронными RS-входами
	Индикатор уровня сигнала (0/1). Указывает точки, для которых должны быть построены временные диаграммы